

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-261155

(43)Date of publication of application : 13.10.1995

(51)Int.Cl.

G02F 1/133

G02F 1/133

G02F 1/136

G09G 3/36

(21)Application number : 06-079413

(71)Applicant : SONY CORP

(22)Date of filing : 24.03.1994

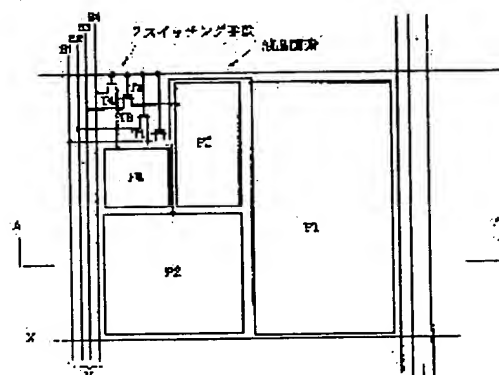
(72)Inventor : YOSHINE HIROYUKI

(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PURPOSE: To obtain a desired gradation expression by directly driving an active matrix liquid crystal display element by digital image signals.

CONSTITUTION: This active matrix liquid crystal display element has liquid crystal pixels 1 arranged in matrix, gate lines X for line sequentially selecting the respective rows of these liquid crystal pixels and individual switching elements 2 for writing gradation signals to the selected liquid crystal pixels 1. The respective liquid crystal pixels consist of the sets of the divided pixels P1 to P4 segmented by serial area ratios. The switching elements 2 supply the gradation signals consisting of plural bit digit components B1 to B4 to the corresponding liquid crystal pixels 1. The switching elements 2 consist of the sets of the switching elements T1 to T4 disposed in correspondence to the respective divided pixels P1 to P4 and make the desired gradation display by distributing the bit digit components B1 to B4 to the respective divided pixels P1 to P4.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Publication for Unexamined Patent Application

No. 7-261155/1995 (Tokukaihei 7-261155)

A. Relevance of the above-identified Document

This document has relevance to the claim 1 of the present application.

B. Relevant Passages of the Document

See the English abstract attached hereto.

(3) 3
は、個々の液晶画面素を細分化してデジタル画像信号により直接画面素単位で画素階調表現を可能とするものである。
【0007】

【実施例】以下図面を参照して本発明の好適な実施例を詳細に説明する。図1は本発明にかかるアクティブマトリクス液晶表示素子の好適な実施例を示す模式的な回路図である。図示する様に、本液晶表示素子は行方向に沿って延設されたゲートラインXを有している。又これと直交して列方向に沿って延設された信号ラインYを有している。ゲートラインXには順次で複数のゲート駆動信号が印加される。一方信号ラインYにはデジタル画像信号が印加される。この階調信号は複数のビット構成分(B1、B2、B3、B4)からなる。本例では図示を容易にする為、階調信号は4ビット構成であり、実際には8ビット構成の階調信号が主流であり、2⁸=256階調が実現できる。

【0008】各ゲートラインXと信号ラインYの交差部には液晶画面素1が設けられており、全体として行列配置したマトリクス画素レイアウトが構成される。液晶画面素1の各行は前述したゲートラインXを介してゲート信号により順次で駆動される。個々の液晶画面素1に対応してスイッチング手段2が設けられている。このスイッチング手段2は選択された液晶画面素1に階調信号を書き込む為のものである。

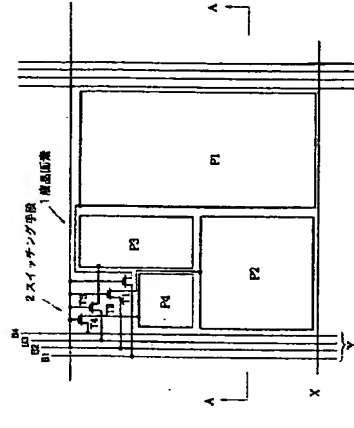
【0009】本発明の特許事項として、液晶画面素1は極微細な面積比で細分化された分画素の集合体となる。図示の例では、液晶画面素1が4つに細分化されており、第1の分画素P1は液晶画面素1の開口面積の半分を占めている。第2の分画素P2は第1の分画素P1に対して1/2の面積を有している。第3の分画素P3は第2の分画素P2に対して1/2の面積を有している。第4の分画素P4は第3の分画素P3に対して1/2の面積を有している。この様に、各分画素は2のべき乗に従って等比微細な面積比を有している。これは、デジタル画像信号を構成するビット構成分に対応したものである。例えば、第1の分画素P1は最上位ビット桁(MSB)に対応しており、第4の分画素P4は最下位ビット桁(LSB)に対応している。一方スイッチング手段2は分画素の各々に対応して設けられたスイッチング素子の集合体となり、本例では第1の分画素P1に対して第1のスイッチング素子T1が設けられ、第2の分画素P2に対して第2のスイッチング素子T2が設けられ、第3の分画素P3に対して第3のスイッチング素子T3が設けられ、第4の分画素P4に対して第4のスイッチング素子T4が設けられる。本例では各スイッチング素子T1は薄膜トランジスタからなる。第1のスイッチング素子T1を構成する薄膜トランジスタのソース電極は信号ラインYの第1ビットB1が割り当てられた信号線に接続され、ドレイン電極は対応

(4) 5
ト構成分B2~B8が重なり合っている。従って、第1ビット桁成分B1に対応する第1分画素P1が点灯し黒色表示になる。液晶画面全体として見ると半分の面積が黒色化し、残り半分が白色化して見られる。この状態で、1度中間レベルの灰色表示が得られる事になる。

(C)に示した例では、第1ビット桁成分B1に加え第2ビット桁成分B2も点灯し黒色表示となる。液晶画面素単位で見ると、全面積の3/4が黒色化し、残り1/4が白色化して見られる。この様に、階調信号を構成するビット桁成分の値に応じて、各分画素の点灯/消灯の組み合わせが2⁵通り変化し、所望の画素階調が得られる事になる。

【0012】
【発明の効果】以上説明した様に、本発明によれば、アクティブマトリクス液晶表示素子の各液晶画面素は微細な面積比で細分化された分画素の集合体となる一方、スイッチング素子は面積比に従って各分画素に階調信号のビット桁成分を分配し所望の階調表示を行なう。この様に、本発明では階調階調の原理に従って個々の液晶画面素毎に表示階調を変化させている。各分画素に書き込まれる信号電圧は0、1のデジタルデータに対応している為、ノイズ等の影響を受け難くなり表示品位が改善できるといふ効果がある。又、デジタル画像信号で直接アクティブマトリクス液晶表示素子を駆動する事ができ、周辺回路素子の部品数を削減する事ができるといふ。

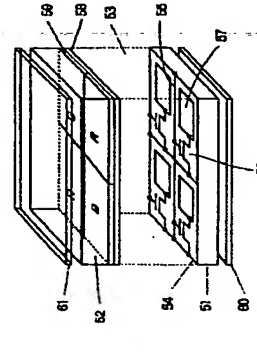
【図1】



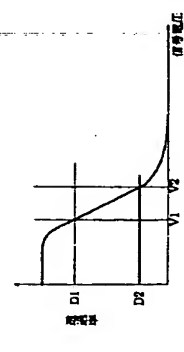
(4) 6
う効果がある。
【図面の簡単な説明】
【図1】本発明にかかるアクティブマトリクス液晶表示素子の一例を示す模式的な回路図である。
【図2】図1に示したA-A線に沿って切断した断面図である。
【図3】本発明にかかるアクティブマトリクス液晶表示素子の動作説明に供する模式的な回路図である。
【図4】従来のアクティブマトリクス液晶表示素子の一例的な構成を示す回路図である。
【図5】アクティブマトリクス液晶表示素子の透過率と信号電圧との関係を示すグラフである。

【符号の説明】
1 液晶画面素
2 スイッチング手段
3 a ガラス基板
3 b ガラス基板
4 画素電極
5 液晶
6 対向電極
7 フラックマスク
8 P1~P4 分画素
9 T1~T4 スイッチング素子
10 B1~B4 ビット桁成分
X ゲートライン
Y 信号ライン

【図4】

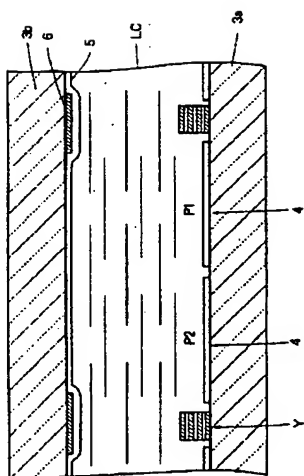


【図5】



(5)

【例2】



【圖3】

| | (A) | (B) | (C) |
|---|--------------------------|--------------------------|--------------------------|
| 1 | (B) 2.33 B4 B5 B6 B7 B8) | (B) 2.33 B4 B5 B6 B7 B8) | (B) 2.33 B4 B5 B6 B7 B8) |
| 2 | 0 0 0 0 0 0 0 | 1 0 0 0 0 0 0 | 1 1 0 0 0 0 0 |

